嵌入式系统低功耗设计研究

刘海华
（江西兴泰科技股份有限公司）
DOI：10.65285/GCJSYGL.V2I5.003

摘　要：随着物联网、可穿戴设备及便携式电子产品的快速发展，嵌入式系统在能源受限场景下的低功耗设计已成为制约其大规模部署的关键瓶颈。本文系统分析了嵌入式系统功耗的来源与构成，从硬件架构、软件优化及系统级管理三个维度探讨了低功耗设计的技术路径。在硬件层面，重点讨论了低功耗微控制器选型、动态电压频率调整（DVFS）、电源门控与时钟门控等关键技术；在软件层面，分析了任务调度优化、事件驱动编程模型及编译优化对功耗的影响；在系统层面，探讨了多级休眠模式管理、通信协议优化及软硬件协同设计方法。通过一个面向光伏清扫机器人的低功耗嵌入式系统设计案例，验证了软硬件协同优化方案的有效性——系统平均功耗降低约 82.2%，续航时间从7.2天延长至40.5天。最后，展望了人工智能驱动功耗管理、新型非易失性存储器应用等低功耗设计的发展趋势。
关键词：嵌入式系统；低功耗设计；动态电压频率调整；电源管理；软硬件协同设计

Research on Low-Power Design of Embedded Systems

Haihua Liu
Jiangxi Xingtai Technology Co., Ltd.

Abstract: With the rapid development of the Internet of Things, wearable devices and portable electronic products, low-power design of embedded systems under energy-constrained conditions has become a key bottleneck restricting their large-scale deployment. This paper systematically analyzes the sources and composition of power consumption in embedded systems and discusses technical routes for low-power design from three dimensions: hardware architecture, software optimization and system-level management. On the hardware side, it focuses on key technologies including low-power microcontroller selection, dynamic voltage and frequency scaling (DVFS), power gating and clock gating. On the software side, it analyzes the effects of task scheduling optimization, event-driven programming models and compiler optimization on power consumption. On the system side, it explores multi-level sleep mode management, communication protocol optimization and hardware-software co-design methods. A design case of low-power embedded systems for photovoltaic cleaning robots verifies the effectiveness of the hardware-software co-optimization scheme. The average power consumption of the system is reduced by about 82.2%, and the battery life is extended from 7.2 days to 40.5 days. Finally, the development trends of low-power design such as AI-driven power management and the application of new non-volatile memory are prospected.
Keywords: embedded systems; low-power design; dynamic voltage and frequency scaling (DVFS); power management; hardware-software co-design

前言

嵌入式系统已广泛应用于工业控制、医疗电子、智能家居、可穿戴设备及物联网节点等众多领域。这些设备大多依赖电池供电，对功耗有着极为苛刻的要求。功耗问题不仅直接影响设备的续航时间，还关系到散热设计、系统可靠性及使用成本。随着 CMOS 工艺不断演进，静态功耗在总功耗中所占比重日益增大，使得低功耗设计面临更加复杂的挑战。

当前，嵌入式系统低功耗设计已从单一技术手段走向多层级、多维度协同优化的综合策略。硬件层面通过选择低功耗器件、优化电源管理电路来降低基础功耗；软件层面通过合理的任务调度和算法优化减少无效计算；系统层面则通过功耗管理策略实现不同工作模式间的智能切换。本文旨在系统梳理嵌入式系统低功耗设计的关键技术，并通过具体案例分析验证协同优化方法的有效性，以期为相关领域的工程实践提供参考。

一、嵌入式系统功耗来源与分析

（一）功耗的基本构成

嵌入式系统的功耗主要来源于 CMOS 电路在运行过程中的能量消耗。根据电路理论，总功耗可分为静态功耗与动态功耗两大部分。静态功耗（Static Power）源于晶体管在未开关状态下的漏电流，包括亚阈值漏电流、栅极漏电流和反向偏置结漏电流。随着工艺尺寸的不断缩小，静态功耗在总功耗中的占比显著上升，尤其在待机模式下成为主要的耗电因素。

动态功耗（Dynamic Power）则源于电路开关过程中的

电容充放电。其计算可近似表达为：

$P_{dynamic}=\alpha \cdot C_L \cdot V_{dd} \cdot f$

其中，α 为开关活动因子，C_L 为负载电容，V_{dd} 为电源电压，f 为时钟频率。从该公式可以看出，降低动态功耗最有效的手段是降低电源电压，其次是降低时钟频率和减小负载电容。这一关系为后续的低功耗设计技术提供了理论依据。

（二）功耗的分布特征

在实际嵌入式系统中，不同功能模块的功耗分布差异显著。微控制器的功耗主要集中于处理器核心、存储器子系统及外设接口。研究表明，存储器子系统的能耗往往是系统总功耗的主要组成部分。无线通信模块在传输状态下的功耗可达到数十毫瓦，远高于处理器在休眠模式下的微瓦级功耗。因此，低功耗设计需要针对不同模块的特点采取差异化的策略——对处理器核心侧重动态电压与频率管理，对存储器侧重访问优化与电源门控，对通信模块则侧重协议优化与间歇式工作模式设计。

二、硬件层面的低功耗设计技术

（一）低功耗微控制器选型

微控制器是嵌入式系统的核心运算与控制单元，其选型直接影响系统的功耗基线。当前主流的低功耗 MCU 产品，如 ST 公司的 STM32L 系列、TI 公司的 MSP430 系列等，均针对低功耗应用进行了专门优化。这类芯片通常支持多种低功耗工作模式，在深度休眠状态下可将功耗降至微安级甚至纳安级。例如，STM32L4 系列在 STOP 模式下的功耗可低至 1.5μA 以下。此外，基于 RISC-V 开源指令集架构的低功耗处理器近年来发展迅速，部分设计在保持竞争力的同时实现了更优的能效比。

（二）动态电压频率调整（DVFS）

DVFS 是一种根据工作负载动态调整处理器供电电压和时钟频率的电源管理技术。由于动态功耗与电压的平方成正比，适当降低电压可以带来显著的功耗节省。在低负载场景下，DVFS 通过降低频率使处理器在更低电压下运行，从而在满足性能需求的前提下最大化能效。典型应用中，CPU 主频可随负载动态调整——数据采集时运行于 80MHz，空闲时降至 4MHz，能效比可提升约 60%。近年来，在 DVFS 基础上发展出的动态电压、体偏置与频率缩放（DVBFS）技术，通过对体偏置的调节进一步降低了泄漏功耗，相比传统 DVFS 可额外节省约 29% 的能耗。

（三）电源门控与时钟门控

电源门控（Power Gating）通过切断空闲模块的供电来消除静态功耗。对于传感器、通信模块等外围设备，可采用软件可控的独立电源开关，在非工作时段彻底切断电源供应。在 IoT 传感器节点中，基于输入数据驱动的电源门控方案仅在有效传感器输入到达时才开启 MCU 供电，有效降低了待机功耗。

时钟门控（Clock Gating）则通过关闭空闲模块的时钟信号来降低动态功耗。在进入低功耗模式前，程序员可禁用不必要的模块时钟，唤醒后再按需恢复。这种方法实现简单、开销小，在 MCU 设计中得到普遍采用。

三、软件层面的低功耗设计技术

（一）任务调度优化

软件调度策略对系统功耗有着直接影响。合理的任务调度应在满足实时性约束的前提下，尽可能减少处理器的高功耗运行时间。基于 DVFS 的能耗感知调度算法通过将任务按时间约束分类，动态分配处理器频率和电压，在满足截止期限的同时最小化能耗。在多核嵌入式平台上，通过将具有相似资源访问模式的任务分配到同一核心，可以减少远程阻塞和核间通信开销，从而降低整体功耗。实验表明，基于双向能量预测矩阵的调度算法可使能耗降低约 13.8%。

（二）事件驱动编程模型

传统的前后台轮询或周期性 RTOS 调度方式中，处理器即使在无任务时也需要周期性检查事件，造成不必要的功耗浪费。事件驱动型编程模型（如 QP-nano 状态机框架）将系统行为建模为事件驱动的状态转换，处理器仅在事件发生时被唤醒执行相应处理，其余时间处于深度休眠状态。这种模型的任务切换开销从微秒级降至纳秒级，显著降低了空闲时的功耗。在传感器应用中，采用阈值中断唤醒机制替代固定频率轮询，可将传感器活跃时间大幅压缩。

（三）编译优化与代码布局

编译器优化同样可以贡献可观的功耗节省。将关键代码段放置于零等待 Flash 区域，可以减少指令取指周期，降低存储器访问能耗。寄存器传输级编码优化、指令调度优化等技术也能够降低开关活动因子，从而减少动态功耗。此外，协议栈的裁剪——如移除未使用的 TCP/IP 协议层——可减少代码体积与运行功耗。

四、系统级低功耗管理策略

（一）多级休眠模式管理

现代嵌入式处理器普遍支持多级休眠模式，不同模式在功耗与唤醒延迟之间提供不同的折中选择。以 ARM Cortex-M 系列为例，Sleep 模式仅停止 CPU 时钟，外设继续运行，唤醒时间最短但省电效果有限；Stop 模式停止大部分时钟，仅保留 SRAM 和寄存器内容，功耗降至微安级；Standby 模式则完全关闭内核电源，仅保留备份域和唤醒逻辑，功耗最低但唤醒时间最长。

（二）通信协议的低功耗优化

无线通信往往是嵌入式系统中最耗电的操作之一。低功耗蓝牙（BLE）通过周期性广播和间歇式连接模式，将峰值电流控制在 5mA 左右，占空比可调至 0.1%。LoRaWAN 的 Class A 模式采用“发送后立即休眠”策略，接收窗口严格受限，进一步降低了待机功耗。在通信协议选择上，需根据传输距离、数据速率和 duty cycle 要求综合权衡——短距离场景优先采用 BLE，广域传输则选用 LoRaWAN 等低功耗广域网技术。

（三）软硬件协同设计

单一层面的优化往往受限于另一层面的约束，真正的

低功耗设计需要软硬件协同推进。硬件层提供低功耗模式和电源管理机制，软件层则负责智能决策和模式切换。具体而言，硬件选型侧重集成化低功耗外设；数据流设计减少无效计算与传输；协议与算法轻量化降低处理开销。这种“监测 – 决策 – 执行”的闭环管理体系，能够在保证系统功能完整性的前提下实现最优的能效表现。

五、应用案例分析

为验证上述低功耗设计方法的有效性，本文以面向光伏清扫机器人的低功耗嵌入式系统为例进行详细分析。

该系统的硬件架构以超低功耗微控制器 STM32L496 为核心，构建了包含高效 DC–DC 转换器与低静态电流 LDO 的分级电源管理电路。系统为通信模块、传感器等外围设备设计了软件可控的独立电源开关，在非必要时段彻底切断其供电。在软件层面，基于 FreeRTOS 实现了 RTC 定时唤醒机制与动态功耗管理策略，使系统在非作业时段可进入微安级深度休眠状态。表 1 对比了该优化方案与未优化方案的功耗表现：

表 1　低功耗优化前后系统功耗与续航对比

对比项	未优化方案	优化方案	改善幅度
平均功耗	—	—	降低 82.2%
续航时间（10000mAh 电池）	7.2 天	40.5 天	延长 462.5%

理论建模与分析表明，与未进行低功耗优化的方案相比，该系统在典型工作周期下的平均功耗降低了约 82.2%。搭载 10000mAh 锂电池的机器人，理论续航时间从 7.2 天延长至 40.5 天，系统持续作业能力与运维经济性得到显著提升。

该案例充分说明，通过硬件选型优化、电源管理电路设计、多级休眠模式运用以及软件调度策略调整等多层次、多维度的协同优化，可以在不牺牲系统功能的前提下实现数量级级别的功耗降低。这也印证了前述“软硬件协同”设计理念的工程价值。

结语：

本文从功耗来源与构成出发，系统梳理了嵌入式系统低功耗设计在硬件、软件及系统三个层面的关键技术。研究表明，嵌入式系统的低功耗设计是一项需要多层级协同的系统工程：硬件层面通过低功耗器件选型、DVFS、电源门控等技术建立节能的基础框架；软件层面通过任务调度优化、事件驱动编程和编译优化挖掘节能潜力；系统层面则通过多级休眠管理和通信协议优化实现全局能效最优。三者相互依存、相互促进，单一层面的优化难以达到理想的节能效果。

参考文献：

[1] 雷强，徐梓瑞，金岩，等 . 基于边缘计算的车载人脸识别系统软硬件协同设计 [J]. 汽车电器 ,2026(8):49–51.

[2] 郭元兴，孟珞珈，廖熹，等 . 嵌入式安全模块综合应力试验无人值守测试系统设计 [J]. 计算机测量与控制 ,2026,34(7):1–10.

[3] 李文 . 基于动态电压频率调整（DVFS）的 5G 基站低负载功耗优化 [J]. 现代信息科技 ,2026,10(2):16–20.

[4] 厉冰，陈昆，乔洪新，等 . 一种配电自动化后备电源智慧管理系统的研究 [J]. 电气开关 ,2026,64(4):91–96.

[5] 雷强，徐梓瑞，金岩，等 . 基于边缘计算的车载人脸识别系统软硬件协同设计 [J]. 汽车电器 ,2026(8):49–51.

作者简介：刘海华（1985 年 2 月 –）、男、汉族、江西省吉安市永新县、本科、工程师、研究方向：嵌入式系统低功耗设计研究（或者：基于 FPGA 彩色图像算法研究）。